

(18)日本国特許庁 (J P) (12)特許公報 (B 2) (11)特許番号
特許第3204986号
(P3204986)
(45)発行日 平成13年9月4日 (2001.9.4) (20)登録日 平成13年9月29日 (2001.9.29)

(51)Int.Cl.	識別記号	P 1
H 01 L 21/20		H 01 L 21/20
G 02 F 1/368		G 02 F 1/368
H 01 L 21/336		H 01 L 29/78
		29/786

(21)出願番号	特願99-54270	(73)特許権者	999999999
(86) (22)出願日	平成8年5月28日 (1996.5.28)	ザ・トラスティーズ オブ コロンビア ユニヴァーシティ イン ザ シティ オブ ニューヨーク アメリカ合衆国 ニューヨーク州 10027-6899 ニューヨーク プロード ウェイ アンド ワンハンレッドシツ クステイアンス ストリート (雑地な し)	999999999 非理士 杉村 曉秀 (外5名)
(85)公表番号	特表2000-505241(P2000-505241A)		
(43)公表日	平成12年4月25日 (2000.4.25)		
(80)国際出願番号	PCT/US96/07730		
(87)国際公開番号	WO97/45827		
(87)国際公開日	平成9年12月4日 (1997.12.4)		
審査請求日	平成11年5月6日 (1999.5.6)		
早期審査対象出願		審査官 宮崎 國子	

(64)【発明の名称】 基板上の半導体領域の結晶化処理及びこの方法により製造されたデバイス

(65)【特許請求の範囲】

【請求項1】 支持された半導体材料の膜の横方向に延在する部分として多結晶領域を形成するに当たり、半導体材料中に熱を誘導するパルス状の放射を用いて、後側に位置する放射透過性の基板と、基板上の第1の半導体領域と、第1の半導体領域上の面熱性の膜と、面熱性の膜上の第2の半導体領域とを有する構造体の前側及び後側から同時に露光し、前記横方向に延在する部分を含む半導体領域の横方向に延在する領域の全ての半導体材料を溶解し、

10 【請求項2】 請求項1に記載の方法において、前記基板上の第2の半導体領域の境界から横方向に延在させることにより、多結晶の微細構造体を前記領域に形成する多結晶領域の形成方法。

【請求項3】 請求項1に記載の方法において、前記領域がアリナ線画により範囲が規定されている方法。

【請求項4】 請求項2に記載の方法において、前記平行的な線画が、同時に生ずる横方向からの照射により前記領域の全体が結晶化する距離だけ離間している方法。

【請求項5】 請求項1に記載の方法において、前記半導体材料がシリコンで構成される方法。

【請求項6】 請求項1に記載の方法において、前記面熱性の膜がほぼSiO₂で構成されている方法。

【請求項7】 請求項1に記載の本発明において、前記基板をガラス基板とした方法。

10 【請求項8】 請求項1に記載の方法において、前記基板上の第2の半導体領域の境界から横方向に延在させることにより、多結晶の微細構造体を前記領域に形成する多結晶領域の形成方法。

【請求項9】 請求項1に記載の方法において、前記領域がアリナ線画により範囲が規定されている方法。

(2)

【請求項10】 請求項1に記載の方法において、前記領域がマスクパターンにより規定された形状を有する方法。

【請求項11】 請求項10に記載の方法において、前記マスクパターンが投影される方法。

【請求項12】 請求項10に記載の方法において、前記マスクパターンが近接マスクにより規定される方法。

【請求項13】 請求項10に記載の方法において、前記マスクパターンが接触マスクにより規定される方法。

【請求項14】 請求項11に記載の方法において、前記放射がレーザ放射により構成される方法。

【請求項15】 請求項11に記載の方法において、前記領域がカプセル化されている方法。

【請求項16】 支持基板上の請求項1に記載の方法により処理された半導体膜。

【請求項17】 支持基板上の、請求項1に記載の方法により処理された半導体膜で構成される複数の半導体デバイス。

【請求項18】 支持基板上の、少なくともアクリル樹脂領域が請求項1に記載の方法により処理されている複数の半導体膜を有する集積回路。

【請求項19】 少なくともアクリル樹脂領域が請求項1に記載の方法により処理されている複数の面熱性シリコン薄膜トランジスタを有する液晶表示装置。

【請求項20】 少なくともアクリル樹脂領域が請求項1に記載の方法により処理されている複数の薄膜トランジスタを有する面画素ドライバ集積回路を有する液晶表示装置。

【請求項21】 基板上の半導体材料の膜に横方向に延在する結晶領域を形成するに当たり、半導体材料中に熱を誘導するパルス状の放射を用い、前記半導体材料の一部部分を露光して前記半導体膜の部分の半導体材料を全体として溶解させ、当該部分の溶解した半導体材料を凝固させ、前記部分と、第1のサブ部分と、この第1のサブ部分と連続する第2のサブ部分と、第2のサブ部分と連続する第3のサブ部分とを含むような形態とし、前記第1のサブ部分が、その境界で半導体結晶に凝固する形態を有し、

40 【請求項22】 請求項21の部分が、1個の凝固した結晶が前記第1のサブ部分から第2のサブ部分を経て第3のサブ部分に成長する形態を有し、

【請求項23】 請求項21の部分が、1個の結晶が全体として前記第3のサブ部分を占める形態を有する結晶領域の形成方法。

【請求項24】 請求項22に記載の方法において、前記第1のサブ部分が、複数の半導体結晶に凝固するアラインド部分の形態を有する方法。

【請求項25】 請求項22に記載の方法において、前記第2のサブ部分の形態が、前記第1のサブ部分と第3のサブ

(2)

【請求項26】 請求項25に記載の方法において、前記半導体材料がシリコンで構成される方法。

【請求項27】 請求項25に記載の方法において、前記基板が加熱される方法。

【請求項28】 請求項26に記載の方法において、前記基板をガラス基板とした方法。

【請求項29】 請求項26に記載の方法において、前記基板を水晶基板とした方法。

【請求項30】 請求項28に記載の方法において、前記パルス状の放射を前記半導体膜の後側及び前側に照射する方法。

【請求項31】 請求項29に記載の方法において、前記半導体膜が、100nmを超えない厚さを有する方法。

【請求項32】 請求項30に記載の方法において、前記アラインド部分がマスクパターンにより規定される形状を有する方法。

【請求項33】 請求項31に記載の方法において、前記マスクパターンが近接マスクにより規定される方法。

【請求項34】 請求項31に記載の方法において、前記マスクパターンが接触マスクにより規定される方法。

【請求項35】 請求項21に記載の方法において、前記放射がレーザ放射により構成される方法。

【請求項36】 請求項21に記載の方法において、前記領域がカプセル化されている方法。

【請求項37】 支持基板上の、請求項21に記載の方法により処理された半導体膜。

【請求項38】 支持基板上の、請求項21に記載の方法により処理された半導体膜で構成される含むの半導体デバイス。

【請求項39】 支持基板上の、少なくともアクリル樹脂領域が請求項21に記載の方法により処理されている複数の面熱性シリコン薄膜トランジスタを有する液晶表示装置。

【請求項40】 請求項21の部分が、1個の凝固した結晶が前記第1のサブ部分から第2のサブ部分を経て第3のサブ部分に成長する形態を有し、

40 【請求項41】 基板上の半導体材料の膜に横方向に延在する結晶領域を形成するに当たり、半導体材料中に熱を誘導するパルス状の放射を用い、前記半導体材料の一部部分を露光してその厚さ方向の全体にわたって第1の部分の半導体材料を溶解し、

80 【請求項42】 請求項41の部分の半導体膜を凝固させ、前記第1の部分の境界側の領域に少なくとも1個の半導体結晶を形成するに当たり、

(a) 半導体材料中に熱を誘導するパルス状の放射を用い、前記半導体材料の一部部分を露光してその厚さ方向の全体にわたって第1の部分の半導体材料を溶解し、

(b) 前記第1の部分の半導体膜を凝固させ、前記第1の部分の境界側の領域に少なくとも1個の半導体結晶を形成するに当たり、

成し、この第1の部分⁵を次に⁵行なう処理に対する直前の部分とし、

より処理された半導体膜で構成される複数の半導体デバイス。

【請求項58】 支持基板上の、少なくともアクティブチャネル領域が精求項41に記載の方法により処理されている複数のトランジスタを有する集積回路。

【請求項59】 少なくともアクティブチャネル領域が精求項41に記載の方法により処理されている複数の画素コントロール回路トランジスタを有する液晶表示装置。

【請求項60】 少なくともアクティブチャネル領域が精求項41に記載の方法により処理されている複数の薄型トランジスタを有する画素ドライバ回路を有する液晶表示装置。

(4) 構造体は基板により支持された第1の半導体膜、第1の半導体膜上の耐熱性膜、及び耐熱性膜上の第2の半導体膜を含む。この実施例において、構造体の前側及び後側の両方をバルスで露光する。

以下において実質的に要請された特有の裏面例及びその変形例について説明する。明示的又は内在的な数値の裏面例は裏面例と共通し、さらに請求の範囲内において別の裏面例が当事者によって自明である。例えば、ゲルマニウム、シリコン、コバルト、ニッケル、アルミニウム、銅、又はインジウム等のようなシリコン以外の半導体材料を用いることを含むものである。処理条件下における安定性、不活性及び耐熱性について考慮された例えばシリコン、水晶、ガラス又はプラスチックのような適切な材料、又はイオンビームのような非イオン化ビーム以外の放射ビームを用いることも含む。

(6)

10

visk Compex 301の商品名で市販されている。ガラス基板の場合、例えば348nmのようなより長い波長が必要である。

ビーム照射は固定された前側エネルギー密度及び傾きの後側エネルギー密度で行う。評価した前側エネルギー密度はサンプル面で約1.0J/cm²である。後側エネルギー密度は170〜608mJ/cm²である。

第2実施例

図4の露光装置は、エキシマレーザ41、プリズム偏光器42、集束レンズ43、真空チャンセル44及びサンプルを配置するホットステータス45を含む。

本発明の図4の露光装置を用いる第2の実施例において、図5のサンプル構造体は、基板50、熱硬化膜51、第1のパターン化されたアモルファスシリコン膜52、SiO₂膜53、第2のパターン化されたシリコン膜54、及びさらに堆積したSiO₂膜55を含む。典型的な厚さは、熱硬化膜51については100nmとし、アモルファスシリコン膜52については100nmとし、SiO₂膜53については210nmとし、アモルファスシリコン膜54については120nmとし、SiO₂膜55については170nmとする。

このサンプル構造体はシリコンウェハ50上の熱硬化膜51上に低圧化学気相堆積 (LPCVD) によりアモルファスシリコン膜52を堆積することにより得られる。シリコン膜52にフォトリソレジストをコートし、その後ステップにより露光し、現像し、さらにシリコン膜52をSF₆/O₂プラズマで反応性イオンエッチングを行いパターン形成を行う。シリコン膜52の第1レベルのアイランドの得られたパターンを図6Aに上方から見た図面として示す。このパターンは、デバイスとして使用される四角形の主アイランド領域523、矩形の「テイル」領域521、及びテイル領域521と主アイランド領域523とを結ぶ「ボトムネック」領域522の3個の領域で構成される。これらの寸法は以下のよう選択する。テイル領域521については20×10μmとし、ボトムネック領域522については5×3μmとし、主アイランド領域521については10×10μmから50×50μmの範囲の異なる寸法とする。

第1レベルのアイランドにはプラズマエッチングによる凹部 (PECVD) によりSiO₂膜53を形成し、上側にアモルファスシリコンを堆積する。フォトリソグラフィ処理を用いてアモルファスシリコンについてパターンニングを行い、5×5μmの寸法の「第2レベルのアイランド」54を形成する。第2レベルのアイランド54はテイル領域521の上部に直接位置し露光中のビーム遮光区域として作用する。最後に、この構造体全体にPECVDのSiO₂層を形成する。

処理を行うため、サンプルを10⁻⁵トールの圧力の真空チャンセル内の耐熱性グラファイトのボートステータス上に配置する。別の適当な加熱装置を利用できる場合、真空処理を省略することができ、基板温度が1000〜1200°になるまで加熱を行い、これには約3分の立ち上がり時間と必要とする。露光する前にサンプルを最終的な基板温度に約2分間保持する。サンプルの温度は、直接取り

(6)

11

付けた熱電対により局所的にモニタすると共にディジタルの赤外線サーモメータにより連続的にモニタする。サンプルは、単一のエキシマレーザビームを用いてテイル領域内のビーム遮光領域54以外の全ての第1レベルのアイランドが完全に溶融するのに十分高いエネルギー密度で露光する。

微細構造の分析を行うため、露光したサンプルをセコウ (Seco) エッチングを行った。1150°の基板温度で露光したサンプルの場合、セコウエッチングされたサンプルのノーマルスケール顕微鏡写真は、20×20、40×40及び50×60μmのアイランドは単一結晶のアイランド (SC) 1) に完全に変換されているを示している。エッチングされたサンプルの欠陥パターンは、主アイランド領域が、SLGの研究で認められている平面欠陥に加えて、ゾーンメルディングの再結晶化で観察されるものと同等な小角サブ境界を含むことを示唆している。1100°のより低い基板温度の場合、20×20μmの小さいアイランドだけが大部分を遮光し、テイル領域521のビームが遮光された区域で完全に溶融が阻止される。露光された第1レベルの領域の残りの部分は、図6Bに示すように完全に溶融する。膜が基板を介して加熱されると、ビームが遮光された領域の縦断面に冷却不足になり、シリコン粒子61がビーム遮光領域から外側に向けて急速に成長を開始する。テイル領域521において、多くの粒子61は非常に早く結びつき、1個又は数個の好ましく位置する粒子だけがボトムネック部522に向けて成長する。ボトムネック部522は、1個の粒子がボトムネック部を越えて主アイランド領域523に拡張するような形態を有する。基板温度が十分に高く主アイランド領域523が急激に冷却された液中での凝集が防止された1個の粒子の縦方向の成長により主アイランド523全体が単一の結晶領域に変換される。

従って、主アイランド領域523の単一結晶形態への有用な変換は、基板温度とアイランド領域の大きさとの適切な組合せを必要とする。溶融したシリコンは、縦方向の凝集により完全に変換するために必要な特性時間よりも長い特定の体積を凝固させるための特性時間にわたって十分に高い温度に維持する必要がある。この特性変換時間は主として変換すべき距離すなわち主アイランドの縦方向の寸法に依存する。特性変換時間が液体中で凝固がトリガされる前に達成できる平均縦方向成長距離に匹敵するようにアイランドの大きさを基板温度に關係付ける必要がある。ゾーンメルディング再結晶と比較し

12

て、本発明の技術は例えば100nm又はそれ以下の厚さの極めて薄い膜を再結晶させることができる。

明したように、反射防止膜を用いて相補的なマスキングにより種領域を規定することができる。或いは、露光により種領域を規定することができる。

第3実施例

図7の投影露光装置は、エキシマレーザ71、ミラー72、可変焦点視野レンズ74、パターン形成されたマスク75、2素子結像レンズ76、サンプルステータス77、及び可変減衰器78を含む。サンプル70はサンプルステータス77上に配置する。この装置を用いて鮮明なビームを発生させることにより、順次横方向凝集 (SLG) プロセスで単一結晶のシリコン領域を段階成長させることができる。或いは、近接マスク又は接触マスクを用いてビーム形成することができる。

図8のサンプル構造体は、基板80、熱硬化膜81、及びアモルファスシリコン膜82を有する。

以下の説明において、図9A〜9F、第1の変形例の2個の例を示す図10A〜10F及び第2の変形例を示す図11A〜11Bを参照して第3実施例の技術を説明する。

本例において矩形にパターン化されているアモルファスシリコン膜82からスタートし (図9A)、2本の縦線により境界を設けたシリコン膜82の領域91をパルスで露光し、この領域のシリコンを完全に溶融させ (図9B)、次に領域91の溶融シリコンを平滑膜92とする (図9C)。ここで、領域91は細条状とし、この領域91の露光はマスクされた露光により又は近接マスクを用いて行うことができる。領域91の溶融シリコンの再凝集に際し、2個の縦線が領域91の凝集の境界部から領域91の中央に向けて均等に成長する。2本の縦線の成長は、最終の距離92に至る特有の横方向の成長である。領域91の残り部分において、微細に粒子化した多結晶領域83が形成される。好ましくは、この細条の幅は、平滑膜92に際し2本の粒子列が集まることなく互いに近づくように選択する。本発明から除外されるものではないが、幅が広くなくとも処理の効率に寄与することはない。幅を狭くすると望ましくない傾向にある。この理由は、以後の工程において長さを短くしなければならないが、しかも凝縮プロセス中に対向する方向から成長する粒子が一緒にいる位置において半導体表面が不規則になる可能性があるためである。シリコン膜上に酸化キャップ層を形成し、凝集を遅くすると共にシリコン膜の表面の凹凸を低減して表面を平滑にすることができる。

露光された隣接領域はマスク投影又は近接マスクに対してサンプルを結晶成長の方向にシフト (ステッピング) することにより規定される。シフトした (ステッピング) 移動した) 領域94は図9Dの2本の縦線により境界される。シフトする距離は、露光される次の領域が前回露光した領域と重なる図9Eに示すように一方の結晶の列が

(7)

部分的に溶解する間に他方の結晶の列が完全に溶解するように設定する。再結晶に際し、部分的に溶解している結晶の列は、ずらす。9に示すように、一層長くなる。この段階において、露光される部分を繰り返しシフトすることにより、所望の長さの単一結晶粒子を成長させることができる。

露光された領域のパターンが一旦消失なく、図10Aの領域で規定されるように山形パターン101である場合、図10B~10Fに示す露光領域を同一の順序でシフトすることにより、シフトされた山形パターンの露光の頂部から粒子の成長が拡大する。このようにして、単一結晶の領域を傾斜及び長さが増大しながら成長させることができる。大面積の単一結晶領域は、図11Aに図示され、ダイアル領域111、細いボルトネック領域112及び主アイランド領域113を有するパターン化されたアモルファスシリコン膜に順次シフト（ステップ状）にした露光領域を形成することにより成長させることができる。図11A~11Cの領域111、112及び113の断面は、放射露光アモルファス領域5及び第2の二酸化シリコン層55が存在しないことを除いて図5に示すものと同様である。マスクされた露光又は近接マスクにより規定された露光領域は図11A~11Cの領域111からボルトネック領域112を経ての領域113はダイアル領域111からボルトネック領域112を経て単一粒子を成長させて単一結晶のアイランド領域113を形成するための露光領域の順次の横方向シフト（ステップング）を示す。

図9A~9F、図10A~10F及び図11A~11Cの実施例の順次の横方向溶解及び再結晶は、水晶基板上にコートされ、厚さが100~240nmの二酸化シリコン上に化学気相堆積(CVD)により堆積したアモルファス膜について行っ

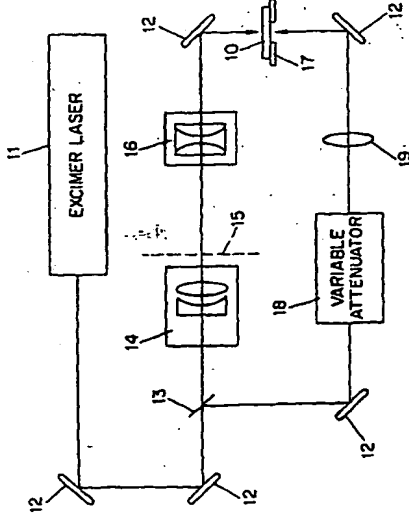
た。単一結晶線の形成は、欠陥エッチングサンプリングの光學式走査電子顕微鏡により確認した。選択的な溶解は、基板を加熱して溶解に必要なエネルギーを低減し又は1ステップ当りの横方向の成長距離を増大させることができる。この利点は、図1に示すステップ上のサンプルを2方向からの露光により実現することができる。

別の処理及び用途
本発明により形成された半導体膜を用いることにより、例えばパターン形成、エッチング、不純物注入、絶縁層の堆積、コンタクト形成、及びパターン化された金属層の相互接続のような良好に確立された別の技術により堆積化された半導体デバイスを製造することができ、好適な薄膜半導体トランジスタにおいて、少なくともアークタイプチャネル領域は、例えば図9A及び9Bに示す単一結晶の規則的な又は少なくともほぼ規則的な微細構造を有する。

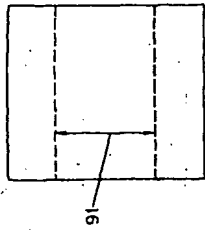
特に注目すべきことは、図12に線図的に示す液晶表示装置にこのようなTFTが含まれることである。このデバイスは、少なくとも表示領域121が透明な基板120を含む。この装置を含む121は図案122の規則的なアレイを含み、各画素はTFT画素コンローラを含む。各画素コンローラはドライバ123により個別にアドレスされることとができる。好ましくは、画素コンローラ及び/又はドライバ回路は本発明の技術に基づいて形成した半導体材料で形成する。

別の用途として、イメージセンサ、スタックランダムアクセスメモリ (SRAM)、シリコン-オイルインシチュアータ (SOI) デバイス、及び三次元微細回路デバイスが含まれる。

【第1図】

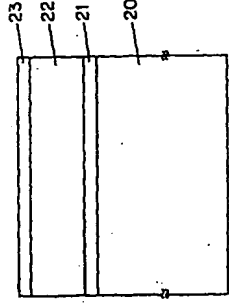


【第9A図】

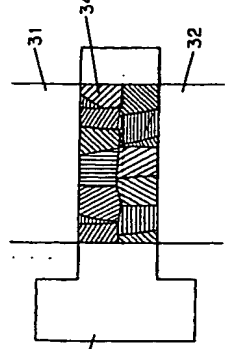


(8)

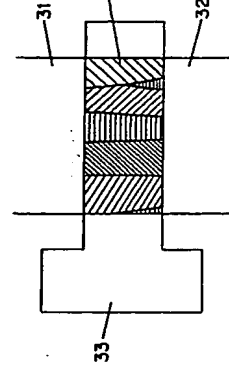
【第2図】



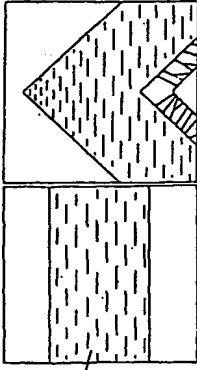
【第3A図】



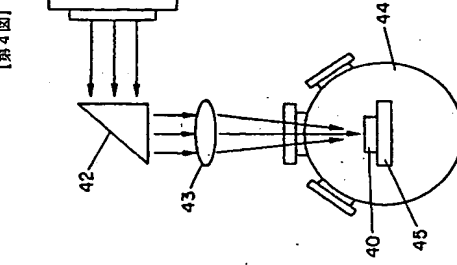
【第3B図】



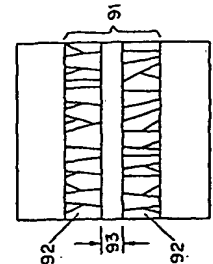
【第9B図】



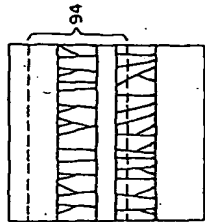
【第4図】



【第9C図】

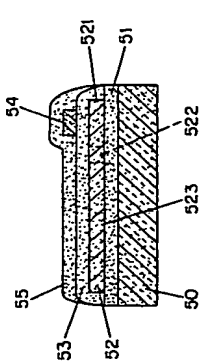


【第9D図】

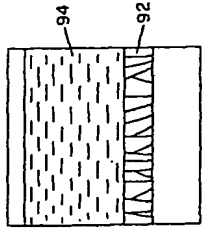


(9)

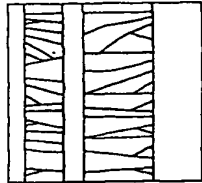
【第5図】



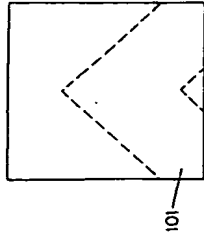
【第9E図】



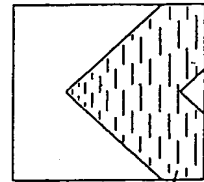
【第9F図】



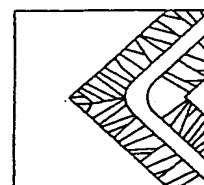
【第10A図】



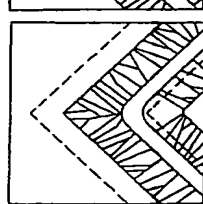
【第10B図】



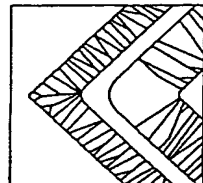
【第10C図】



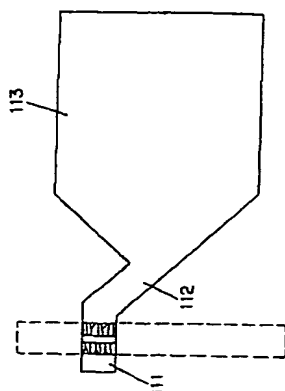
【第10D図】



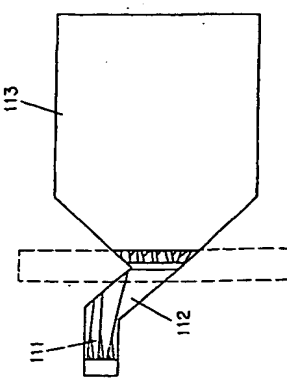
【第10F図】



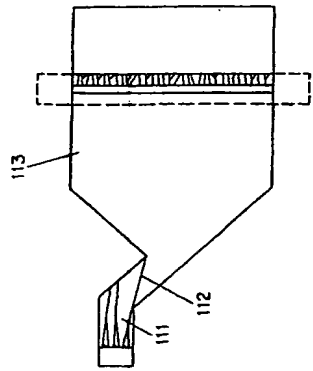
【第11A図】



【第11B図】

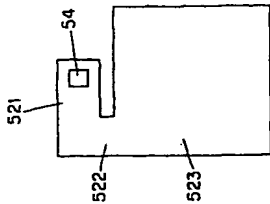


【第11C図】

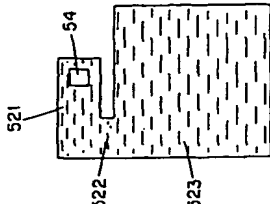


(10)

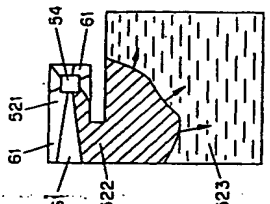
【第6A図】



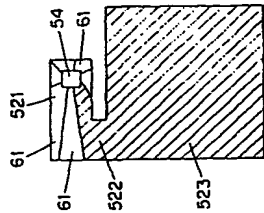
【第6B図】



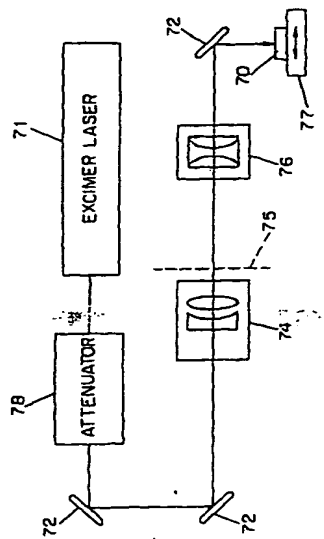
【第6C図】



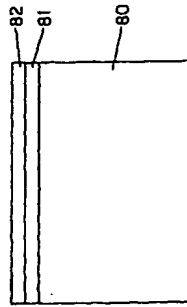
【第6D図】



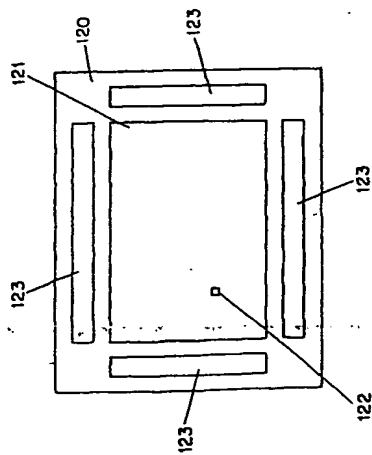
【第7図】



【第8図】



【第12図】



(11)

フロントページの続き

(72)発明者
イム ジェイムス エス
アメリカ合衆国 ニューヨーク州
10027-6699 ニューヨーク ダブリュ
ー ワンハンドレッド ファーティーン
ス ストリート520 アパートメント
ナンバー 74

(56)参考文献 特開 平2-283036 (J.P. A)
特開 平6-252048 (J.P. A)

(58)調査した分野(Int. Cl. 7, D B名)
H01L 21/20